

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006 年 12 月 7 日 (07.12.2006)

PCT

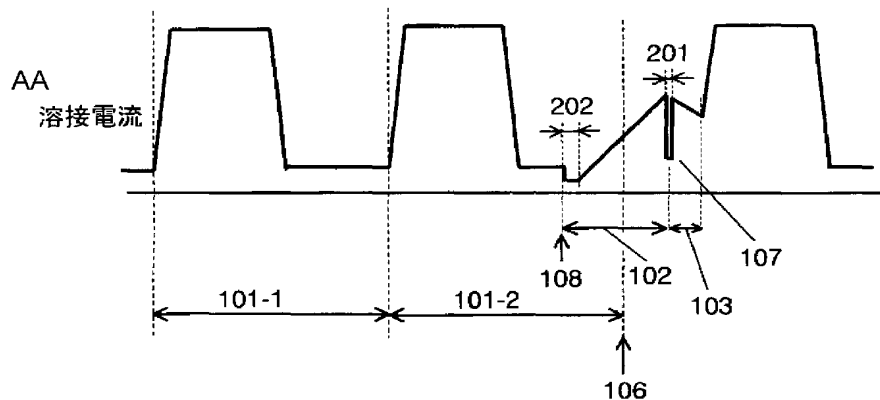
(10) 国際公開番号
WO 2006/129388 A1

- (51) 国際特許分類:
B23K 9/09 (2006.01) B23K 9/173 (2006.01)
- (21) 国際出願番号: PCT/JP2005/020796
- (22) 国際出願日: 2005 年 11 月 14 日 (14.11.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-158724 2005 年 5 月 31 日 (31.05.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 川本 篤寛
- (74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: PULSE ARC WELDING CONTROL METHOD AND PULSE ARC WELDING DEVICE

(54) 発明の名称: パルスアーク溶接制御方法及びパルスアーク溶接装置



AA... WELDING CURRENT

(57) Abstract: There are provided a pulse welding control method and a pulse arc welding device capable of stabilizing arc and reducing a sputter generation amount. The device includes an arc shortcircuit judgment unit (13) for judging a welding state and a setting unit (21) for setting a parameter for welding for a shortcircuit period and an arc period. Moreover, the device includes a secondary side control unit (25) which inputs at least one of the output of the welding current detection unit (11), the output of the welding voltage detection unit (10), and the output of the setting unit. The secondary side control unit (25) detects the timing when the wire tip end becomes narrower immediately before release of shortcircuit and suddenly reduces the welding current. Moreover, the device includes a drive unit (18) for selecting an output of a pulse waveform circuit unit (15), an output of a dip waveform circuit unit (16), and an output of the secondary side control unit according to a signal from the setting unit and an output of an arc shortcircuit judgment unit (13) and outputs them to a switching element (22).

(57) 要約: アークを安定させ、スパッタ発生量を低減することができるパルス溶接制御方法及びパルスアーク溶接装置を提供する。溶接状態を判定するアーク短絡判定部 (13) と、短絡期間用及びアーク

[続葉有]



WO 2006/129388 A1



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

期間用の溶接に関するパラメータを設定する設定部(21)を備える。また、溶接電流値検出部(11)の出力と溶接電圧値検出部(10)の出力と設定部の出力のうち少なくとも1つを入力として短絡開放直前にワイヤ先端部がくびれるタイミングを検出して溶接電流を急峻に低減する2次側制御部(25)を備える。また、パルス波形回路部(15)の出力とディップ波形回路部(16)の出力と2次側制御部の出力を設定部からの信号とアーク短絡判定部(13)の出力に基づいて選択してスイッチング素子(22)に出力する駆動部(18)とを備える。

明 細 書

パルスアーク溶接制御方法及びパルスアーク溶接装置

技術分野

- [0001] 本発明は、消耗電極(以下、ワイヤと称する)を自動送給し、ワイヤと溶接母材(以下、母材と称する)間にピーク電流とベース電流とを交互に繰り返し供給して溶接出力制御を行うパルスアーク溶接制御方法及びパルスアーク溶接装置に関するものである。

背景技術

- [0002] 近年、溶接業界では、生産性向上のために溶接の高速度化及びスパッタを低減することへの要求が高まってきている。溶接速度を高速化することは時間当たりの生産数を増加させることにつながる。また、スパッタを低減することはワークに付着したスパッタを除去する後処理工程を削減することができるため、溶接生産性を向上させることにつながる。
- [0003] 従来、パルス溶接出力制御は、パルス電流の出力開始時を時間の起点としている。基本パルス周期である第1時限よりも小さな所定の第2時限の経過後にワイヤの母材への短絡が生じていなくアークが発生していれば、基本パルス周期により次のパルス電流を出力する。
- [0004] 一方第2時限の経過後にワイヤの母材への短絡が生じていれば、パルス電流の立ち上がり速度より小さな値の電流を出力する。ワイヤと母材との短絡が開放されればパルス電流よりも小さく、ベース電流よりも大きな値の電流を所定時間出力する。その後、次のパルス電流の出力を開始する。このようにしてスパッタを低減するものとしては、たとえば、特開平1-266966号公報に紹介されている。
- [0005] 以下、従来のパルスアーク溶接装置にかかるパルス溶接出力制御について、図4を用いて説明する。図4は従来のパルスアーク溶接装置にかかる従来の出力制御で溶接を行った際の電流波形を示す。図4において、横軸には時間を縦軸には溶接電流をそれぞれ示す。そして横軸には第1の基本パルス周期101-1及び101-2, ワイヤと母材が短絡している短絡期間102及び短絡開放後次の溶滴移行のための溶

融塊を形成するためのアーク初期時間(期間)103を示す。

[0006] また基本パルス周期101-2の最終端である時間106においては溶接状態が短絡状態に置かれる。時間106を挟んで設定された短絡期間102の間は短絡制御を継続する。そして、短絡の解放後、次の溶滴移行のための溶融塊を形成するために、ピーク電流105よりも小さく、かつベース電流104よりも大きなアーク電流104H及びアーク電流105Lをアーク初期時間103の間に出力する。そして、アーク初期時間103の経過後にパルス電流を印加する。これによりスパッタの発生を低減することができる。

[0007] すなわち、従来のパルスアーク溶接装置では、短絡発生時、パルス波形回路部によるパルス制御を待機状態とし、図示しないディップ波形回路部によって、短絡制御を優先して波形制御を行う。これによりスパッタを低減するというものである。

[0008] しかしながら、従来のパルスアーク溶接装置にかかる出力制御では、例えば250～350A(アンペア)といった高い溶接電流で溶接速度を確保し、さらに高速化(例えば、1.5m/min以上)を図ろうとすると、アンダーカットやハンピング等が発生するため、さらに溶接電圧を低く設定してやらなければならない。しかし、溶接電圧を低くすると短絡時間(短絡開始から短絡開放までの時間)が長くなると共に短絡開放時の電流が高くなるので、短絡開放時のスパッタが増加してしまう。また、例えば300A(アンペア)といったように設定された溶接電流が高いほどベース期間が短くなるので、基本パルス周期の高い電流域にもかかわらず、短絡時間が長くなると次のパルス開始タイミングが遅れてしまう。このため、設定された溶接電流に対応して送給されるワイヤが十分溶融することができなくなるので、アークの状態が不安定となるという不具合が生じる。

発明の開示

[0009] 本発明は、例えば、250～350A程度の大きな溶接電流をもって、高速化のために溶接電圧を低下させるとしても、アークが安定し、スパッタ発生量を低減することができるパルスアーク溶接制御方法及びパルスアーク溶接装置を提供することを目的とする。

[0010] 上記不具合を克服するために、本発明のパルスアーク溶接制御方法は、溶接ワイ

ヤと溶接母材間にピーク電流とベース電流をパルス状に繰り返し供給するパルスアーク溶接制御方法である。溶接ワイヤと溶接母材との短絡を検出するとともに、パルス電流の電流波形の立ち上がりの傾きよりも小さな傾きの電流を出力し、短絡開放直前のくびれ部を検出した後に溶接電流を急峻に低減させる。

[0011] また、本発明のパルスアーク溶接装置は、溶接出力を制御するスイッチング素子と、溶接出力電流を検出する溶接電流値検出部と、溶接出力電圧を検出する溶接電圧値検出部を備える。溶接電圧値検出部の出力に基づいて溶接状態が短絡期間であるのか、それともアーク期間であるのかを判別するアーク短絡判定部を備える。また、短絡期間用及びアーク期間用の溶接に関するパラメータを設定する設定部を備える。溶接電流値検出部の出力と溶接電圧値検出部の出力と設定部の出力の少なくとも1つを入力としてアーク期間中のパルス出力を制御するパルス波形回路部を備える。溶接電流値検出部の出力と溶接電圧値検出部の出力と設定部の出力の少なくとも1つを入力として短絡期間中の出力制御を行うディップ波形回路部を備える。溶接電流値検出部の出力と溶接電圧値検出部の出力と設定部の出力の少なくとも1つを入力として短絡開放直前にワイヤ先端部がくびれるタイミングを検出して溶接電流を急峻に低減させる次側制御部を備える。パルス波形回路部の出力とディップ波形回路部の出力と2次側制御部の出力を設定部からの信号とアーク短絡判定部の出力に基づいて選択してスイッチング素子に出力する駆動部を備えている。

[0012] 上記の構成により、パルス溶接の短絡発生時に短絡開放直前のくびれ部を検知して出力を急峻に低減させて短絡を開放することでスパッタ発生量を低減することができる。

[0013] また、本発明のパルスアーク溶接制御方法は、短絡開放直前のくびれ部を検出して溶接電流を急峻に低減した後に短絡開放を検出するとともに溶接電流を急峻に増加させる。

[0014] また、本発明のパルスアーク溶接装置は、2次側制御部が、短絡開放直前にワイヤ先端部がくびれるタイミングを検出して溶接電流を急峻に低減した後に短絡開放が開放されると溶接電流を急峻に増加させるものである。これにより、アーク切れを防ぐことができる。

- [0015] また、本発明のパルスアーク溶接制御方法は、溶接ワイヤと溶接母材との短絡を検出すると溶接電流を急峻に低減させてからパルス電流の電流波形の立ち上がりの傾きよりも小さな傾きの電流を出力する。
- [0016] また、本発明のパルスアーク溶接装置は、2次側制御部がアーク短絡判定部からの信号に基づいて短絡発生時にも溶接電流を急峻に低減させる。
- [0017] 上記の構成により、短絡が発生した瞬間にも溶接電流を急峻に低下させてスパッタ発生量を低減することができる。
- [0018] また、本発明のパルスアーク溶接制御方法は、短絡発生からの経過時間または出力電圧に基づいて短絡中の電流波形の傾きを変更するものである。そして、短絡発生からの経過時間が長いほど短絡中の電流波形の傾きを大きくする。
- [0019] また、本発明のパルスアーク溶接装置は、設定部が短絡発生からの経過時間または出力電圧に基づいて短絡中の電流波形の傾きを変更するものである。そして、短絡発生からの経過時間が長いほど短絡中の電流波形の傾きを大きくするものである。これにより、短絡時間を低減させてアークの安定性を向上することができる。
- [0020] また、本発明のパルスアーク溶接装置は、設定部により溶接電流を急峻に低減する際の溶接電流の下限值を設定可能とするものである。
- [0021] これにより、溶接電流を急峻に低減する際のアーク切れを防ぐことができる。以上のように、本発明によれば、パルス溶接時に短絡が発生した場合のスパッタ発生量を低下させることができ、アークの安定性を向上することができる。

図面の簡単な説明

- [0022] [図1]図1は本発明の実施の形態1, 2にかかるパルスアーク溶接装置の概略構成図である。
- [図2]図2は本発明の実施の形態1, 2にかかるパルスアーク溶接制御の溶接電流波形図である。
- [図3]図3は本発明の実施の形態3にかかるパルスアーク溶接制御の溶接電流波形図である。
- [図4]図4は従来のパルスアーク溶接制御の溶接電流波形図である。

符号の説明

- [0023] 1 入力電源
2 変換トランス
5 リアクトル
6 分流器
10 溶接電圧検出部
11 溶接電流検出部
12 母材
13 アーク短絡判定部
14 ディップパルス制御回路
15 パルス波形回路部
16 ディップ波形回路部
19 2次側スイッチング素子
20 抵抗
21 設定部
22 1次側スイッチング素子
23 1次側整流素子
24 2次側整流素子
25 2次側制御部
101-1, 101-2 基本パルス周期
102, 102a 短絡期間
103 アーク初期時間
104 ベース電流
104H, 105L アーク電流
105 ピーク電流
106 パルス開始タイミング
107 ネック制御
108 短絡初期制御
109, 109a 電流傾斜

110, 110a パルス開始タイミング

発明を実施するための最良の形態

[0024] (実施の形態1)

以下、図1及び図2を用いて実施の形態1について説明する。なお、背景技術にかかる従来のパルスアーク溶接装置による制御方法を説明した図4と同様の箇所には同一の符号を付して詳細な説明を省略する。

[0025] 図1に実施の形態1にかかるアーク溶接装置の概略構成を示す。本発明にかかるアーク溶接装置において、入力電源1は入力電源の出力を整流する1次側整流素子23に接続する。1次側スイッチング素子22は1次側整流素子23の出力を入力として溶接出力を制御する。変換トランス2は1次側スイッチング素子22の出力を入力として電力を変換する。2次側整流素子24はトランスの2次側出力を整流する。2次側スイッチング素子19は2次側整流素子24に直列に接続し、2次側スイッチング素子19に抵抗20を並列に接続する。リアクトル5は2次側スイッチング素子19に直列に接続する。

[0026] 本発明にかかるパルスアーク溶接装置はさらに、溶接電圧を検出する溶接電圧値検出部10、分流器6を備える。溶接電流値検出部11は分流器6の出力により溶接電流を検出する。分流器6と溶接電流値検出部11とは各別に設けずに一体化構成としてもよい。

[0027] 設定部21は、設定電流、設定電圧、ワイヤ送給速度、シールドガス種類、ワイヤ種類、ワイヤ径及び溶接法等の設定条件により種々のパラメータを設定して出力する。アーク短絡判定部13は溶接電圧値検出部10の出力に基づいて溶接状態が短絡期間であるのか、それともアーク期間であるのかを判定してアーク短絡信号を出力する。パルス波形回路部15は溶接電圧値検出部10や溶接電流値検出部11や設定部21の出力のうち少なくとも1つに基づいてパルス波形を制御する。ディップ波形回路部16は溶接電圧値検出部10や溶接電流値検出部11や設定部21の出力のうち少なくとも1つに基づいて短絡期間中及び短絡解放してからの所定時間中に1次側スイッチング素子22を制御して短絡処理を行う。2次側制御部25は溶接電圧値検出部10や溶接電流値検出部11や設定部21の出力のうち少なくとも1つに基づいて短絡解

放直前のくびれ(ネックともいう)時に溶接出力を急峻に低下させる信号を出力する。駆動部18はパルス波形回路部15やディップ波形回路部16や2次側制御部25やアーク短絡判定部13や設定部21の出力に基づいて1次側スイッチング素子22や2次側スイッチング素子19を駆動する。

[0028] 以上のように構成されたパルスアーク溶接装置について、その動作を説明する。

[0029] なお、図2に実施の形態1にかかる短絡発生時の溶接電流波形を示す。そして、詳細は後述するが、図2において、ネック制御107では、くびれ(ネック)制御を実施し、溶接電流を急峻に低減させる例を示している。

[0030] 実施の形態1では、図2に示す2つ目の基本パルス周期101-2の中の短絡初期制御108の時点で短絡が発生して短絡制御が行われる。基本パルス周期101であるパルスタイミング106の時点でも短絡中である。このため、図4で示したものと同様な短絡制御が継続されている。そして、溶接電圧値検出部10の出力等に基づいて2次側制御部25が短絡解放直前のくびれ部を検知したときに、2次側制御部25は駆動部18に対してくびれを検知した場合の制御を行わせる旨の信号を出力する。この信号が入力された駆動部18は2次側スイッチング素子19に信号を出力し、スイッチング素子19をオフ(非導通)とする。そして、スイッチング素子19が非導通となると、溶接通電経路中のエネルギーは抵抗20で消費される。これにより溶接電流は図2に示したネック制御107の時点に示すように急峻に低減する。なお、くびれ時に溶接電流を低減したとしても、熔融したワイヤはピンチ力により母材に移行されるので、短絡の解放にはほとんど悪影響を受けない。

[0031] 以上のように、パルス溶接中に短絡が発生した場合、この短絡を開放するためにパルス電流の電流波形の立ち上がり時の傾きよりも小さな傾きの電流を通電し、この通電により生じる短絡解放の際にくびれを検知して溶接電流値を急峻に低減させる。これによって、短絡開放時のスパッタ発生に関する溶接電流の影響を低減することができ、短絡開放時のスパッタ発生量を低減することができる。

[0032] なお、上記した短絡の解放後は、従来のパルスアーク溶接装置による制御と同様に、図2に示すアーク初期時間103において、アーク初期制御を実施することで、ワイヤ先端に次の溶滴移行のための熔融塊を形成する。アーク初期時間103の経過

後にパルス電流を印加してスプレー状に溶滴離脱させてパルスアーク溶接を行う。

[0033] なお、電流を急峻に低減させる手段としては、コンデンサ等の他の電気部品を用いてもよい。

[0034] なお、実施の形態1のパルスアーク溶接装置は、短絡解放の際にくびれを検知して溶接電流を急峻に低減させた後に、短絡開放を検知すると電流を急峻に増加させるものである。このようにすることで、溶接電流を急峻に低減させたことに伴うアーク切れを防ぐことができる。また、電流を急峻に増加するタイミングとしては、くびれを検知した時点から所定の時間201を経過した後に電流を急峻に増加させるようにしてもよい。なお、この場合の経過時間は、ワイヤの送給速度などのパラメータなどによって決めることができる。

[0035] また、パルスアーク溶接装置は、パルスの立ち上がり時や立ち下がり時に急峻な電流変化が必要なため、短絡溶接用の溶接機に用いられるリアクトルと比べインダクタンスが非常に小さいリアクトルを用いる。このため、パルスアーク溶接装置でくびれ発生時に急峻に電流を低減させる制御を行うと、インダクタンスが小さいため電流値が下がり過ぎてしまい、電流値が例えば約100Aを下回るとアーク切れが発生しやすいという不具合が生じる。従って、従来、パルス溶接とくびれ時に電流を急峻に低下させる制御とを組み合わせた制御を行うという技術的思想は提案されていない。また、パルス溶接とくびれ時に電流を急峻に低下させる制御とを両立させることは非常に困難であった。

[0036] これに対し、実施の形態1にかかるパルスアーク溶接装置による制御では、上記アーク切れに対して、くびれ時に電流を急峻に低下させる場合の下限值(例えば100A)を設定し、この下限値以下にならないよう制御する手段を備える。電流を急峻に低下させた後のアーク発生後急峻に電流を上昇させる制御を採用することで、パルス溶接とくびれ時に電流を急峻に低下させる制御とを両立可能とした。下限値以下にならないようする方法としては、定電流制御を行い、下限値で定電流制御する方法が考えられる。

[0037] (実施の形態2)

図1と図2を用いて実施の形態2にかかるパルスアーク溶接装置の制御について説

明する。

- [0038] 実施の形態2において実施の形態1と同様の箇所については同一の符号を付して詳細な説明は省略する。実施の形態1と異なるのは、2次側制御部25が短絡開放時だけでなく短絡発生時にもスイッチング素子19を制御して溶接電流を急峻に低下させるようにしたことである。
- [0039] ここで、一般的に、アーク溶接においては、短絡発生時の電流値が高いほどスパッタの発生量が多くなる。そこで、アーク短絡判定部13で短絡発生を検出するとその信号(情報)旨が設定部21に伝えられる。その後、直ちに電流低減用パラメータが設定部21から2次側制御部25に出力される。そして制御部25から駆動部18に制御信号が送信され、駆動部18は2次側スイッチング素子19をオフ(非導通)とする。これにより、図2に示すように、短絡初期制御108の時点で短絡が発生した場合に溶接電流を急峻に低減させることができる。そして、これにより短絡発生時のスパッタ発生量を低減することができる。
- [0040] なお、実施の形態2においても溶接電流を急峻に低減させる際の下限値を設定しておき、これを下回らない電流で所定時間202の間において定電流制御を行う。所定時間202が経過した後は、図2に示すようにある傾斜をもって電流を増加するように制御するとよい。また、上記所定時間202は設定電流に基づいて決めるとよい。
- [0041] パルス溶接にかかるピーク電流期間中やパルス立下り時に短絡が発生すると、その時の溶接電流値は高く、最大500A程度となり、多量なスパッタ発生を招く。しかし、実施の形態2のように、短絡発生時に溶接電流を急峻に低減することで短絡時の溶接電流を低くしてスパッタを低減することができ、特に、大電流時に短絡が発生した場合に効果的である。なお、エネルギーを急峻に低減させる低減手段としては、コンデンサ等の他の電気部品を用いて溶接電流を低減するようにしてもよい。
- [0042] 実施の形態2では、短絡発生時と短絡開放時との両方の時点で溶接電流を急峻に低減させてスパッタを低減する例を示した。しかし、短絡発生時のみ溶接電流を急峻に低減させてスパッタを低減するようにしてもよい。
- [0043] (実施の形態3)
- 図3を用いて、実施の形態3にかかるパルスアーク溶接装置の制御について説明

する。

- [0044] 実施の形態1と同様の箇所については同一の符号を付して詳細な説明を省略する。後述するが、実施の形態1と異なるのは、設定部21が短絡の状態等に基づいて図3に示すように短絡中で短絡を開放させるために加える電流の波形の傾きを変化するようにしたことである。なお、図3に示す溶接電流波形において、点線で示した部分は、短絡を開放させるために加える電流の波形の傾きを高めた場合の例を示している。
- [0045] 以下、図3を用いて、実施の形態3にかかるパルスアーク溶接装置の制御について説明する。まず、短絡の発生によりパルス開始タイミングが遅れてしまう例について説明する。その後、この遅れを低減するための実施の形態3にかかる制御方法について説明する。
- [0046] 図3には、1つ目、2つ目の基本パルス周期101-1, 101-2を示す。3つ目の基本パルス周期についてはその開始タイミング106を示している。また、短絡初期制御108の時点で、短絡が発生しており(短絡期間102が短絡継続中)、パルス開始タイミング106の時点でも短絡中である。このため、電流傾斜109で短絡制御を継続する。そして、短絡期間102の終端で短絡が解放され、その後、実施の形態1で示したものと同様のアーク初期制御(図示せず)を完了した後、パルス開始タイミング110でパルス印加を開始する。この結果、パルス開始タイミング106はパルス開始タイミング110の時点まで遅延することになる。ここで、このような遅延状態が高い頻度で発生すると、パルス開始タイミングが遅れてしまう。溶接電圧を設定した電圧値まで高めることができず、入熱不足となり、結果としてアーク不安定となる。
- [0047] そこで、実施の形態3では、パルス開始タイミングが短絡制御により所定時間遅れた場合、すなわち、溶接設定電圧に対して出力電圧が所定量低い場合に、設定部21(図1)は短絡制御の電流傾斜を高めた設定値(109a)をディップ波形回路部16に出力する。ディップ波形回路16の出力に基づいて短絡時の溶接電流波形の傾きを大きくすることで、電流傾斜109の場合の短絡時間102に比べて短絡時間102aまで短縮することができる。
- [0048] 以上のように、パルス開始タイミングの遅れ時間あるいは出力電圧の低下に基づい

て短絡中の溶接電流波形の傾斜を調整することで、短絡時間102から、短絡時間102aに短縮する。すなわち、パルス開始タイミング110からパルス開始タイミング110a(106の時点)に短縮することができる。これによりパルス周期の開始タイミングの遅れを低減することができるのでアークの安定性を向上することができる。

[0049] なお、パルス開始タイミングの遅れ、あるいは出力電圧の低下は、設定部21で監視され判断される。

[0050] また、前回の短絡時点でのパルス開始タイミングの遅れまたは溶接設定電圧の低下に基づいて、次の短絡時点の溶接電流波形の傾きが制御される。

[0051] また、溶接電流波形の傾斜を調整する別の例として、短絡が発生しておりパルス開始タイミング106の時点でもまだ短絡中である場合は、それまでの傾きより大きな傾斜になるよう制御してもよい。この場合、次の短絡時ではなく、その短絡中に電流の傾斜を変えることができ、短絡時間を短くすることができる。

[0052] さらに溶接電流の傾斜を調整する別の方法としては、設定部21がアーク短絡判定部13から出力されるアーク短絡信号に基づいて短絡開始からの経過時間を計時し、短絡開始時間から所定の時間が経過した場合に傾斜を大きくする制御を行うようにしてもよい。また、この場合、経過時間毎に電流の傾きを大きくするようにしてもよい。そして、短絡時間が長くなるほど電流傾斜値を高める(傾きを大きくする)ことで短絡している時間を短縮することができる。これにより、溶接電圧の下限値の余裕度を広げることができ、溶接の高速化のため、より低電圧を設定することが可能となる。特に、電流値が高い場合パルス周期が高まりパルスが終了してから次ぎのパルス開始までの時間が短い場合に有効である。

[0053] なお、設定部21からディップ波形回路部16に出力される電流傾斜については、パルスタイミングの遅れと電流傾斜値の関係及び出力電圧と電流傾斜値との関係及び短絡開始からの経過時間と電流傾斜値との関係の少なくともいずれか1つが、テーブルとして設定部21に記憶されている。パルスタイミングの遅れ及び出力電圧及び短絡開始からの経過時間の少なくともいずれか1つに基づいて設定部21内で選定され出力される。また、テーブルは書き換え可能な記憶手段に記憶されている。また、溶接の種類や条件などにより変更することが可能である。また、この記憶手段は、設定

部21の内部に限らず外部に設けるようにしてもよい。また、電流傾斜値は、テーブルではなく上記の各要素に基づく関数として求めるようにしてもよい。

- [0054] また、短絡制御を行うために電流傾斜を高めることは1つの方法である。直線状の電流傾斜ではなく折れ線状の電流傾斜としてもよい。また、直線状でなく曲線状としてもよい。また、短絡発生 of 早期時点から電流の面積(積分値)を高めるように調整するものであってもよい。

産業上の利用可能性

- [0055] 本発明のアーク溶接制御方法及びアーク溶接装置は、スパッタ発生量を低減することができ、特に高速溶接を行う溶接制御方法およびアーク溶接装置として非常に有用であるので、その産業上の利用可能性は高い。

請求の範囲

- [1] 溶接ワイヤと溶接母材との間にピーク電流とベース電流をパルス状に繰り返し供給するパルスアーク溶接制御方法であって、前記溶接ワイヤと前記溶接母材との短絡を検出し、パルス電流の電流波形の立ち上がりの傾きよりも小さな傾きの電流を出力し、短絡開放直前のくびれ部を検出すると溶接電流を低減することを特徴とするパルスアーク溶接制御方法。
- [2] 短絡開放直前のくびれ部を検出して溶接電流を急峻に低減した後に短絡開放を検出し、溶接電流を増加させることを特徴とする請求項1記載のパルスアーク溶接制御方法。
- [3] 溶接ワイヤと溶接母材との短絡を検出し、溶接電流を低減させてからパルス電流の電流波形の立ち上がりの傾きよりも小さな傾きの電流を出力することを特徴とする請求項1または2に記載のパルスアーク溶接制御方法。
- [4] 短絡からの経過時間を計時し、前記経過時間に基づいて短絡中の電流波形の傾きを調整する請求項1または2に記載のパルスアーク溶接制御方法。
- [5] 短絡発生からの経過時間が長いほど短絡中の電流波形の傾きを大きくする請求項4記載のパルスアーク溶接制御方法。
- [6] 出力電圧を検出し、前記出力電圧に基づいて短絡中の電流波形の傾きを調整する請求項1または2に記載のパルスアーク溶接制御方法。
- [7] 溶接出力を制御するスイッチング素子と、
溶接出力電流を検出する溶接電流値検出部と、
溶接出力電圧を検出する溶接電圧値検出部と、
前記溶接電圧値検出部の出力に基づいて溶接状態が短絡期間であるのかアーク期間であるのかを判定するアーク短絡判定部と、
短絡期間用及びアーク期間用の溶接に関するパラメータを設定する設定部と、
前記溶接電流値検出部の出力と前記溶接電圧値検出部の出力と前記設定部の出力のうち少なくとも1つを入力としてアーク期間中のパルス出力を制御するパルス波形回路部と、
前記溶接電流値検出部の出力と前記溶接電圧値検出部の出力と前記設定部の出

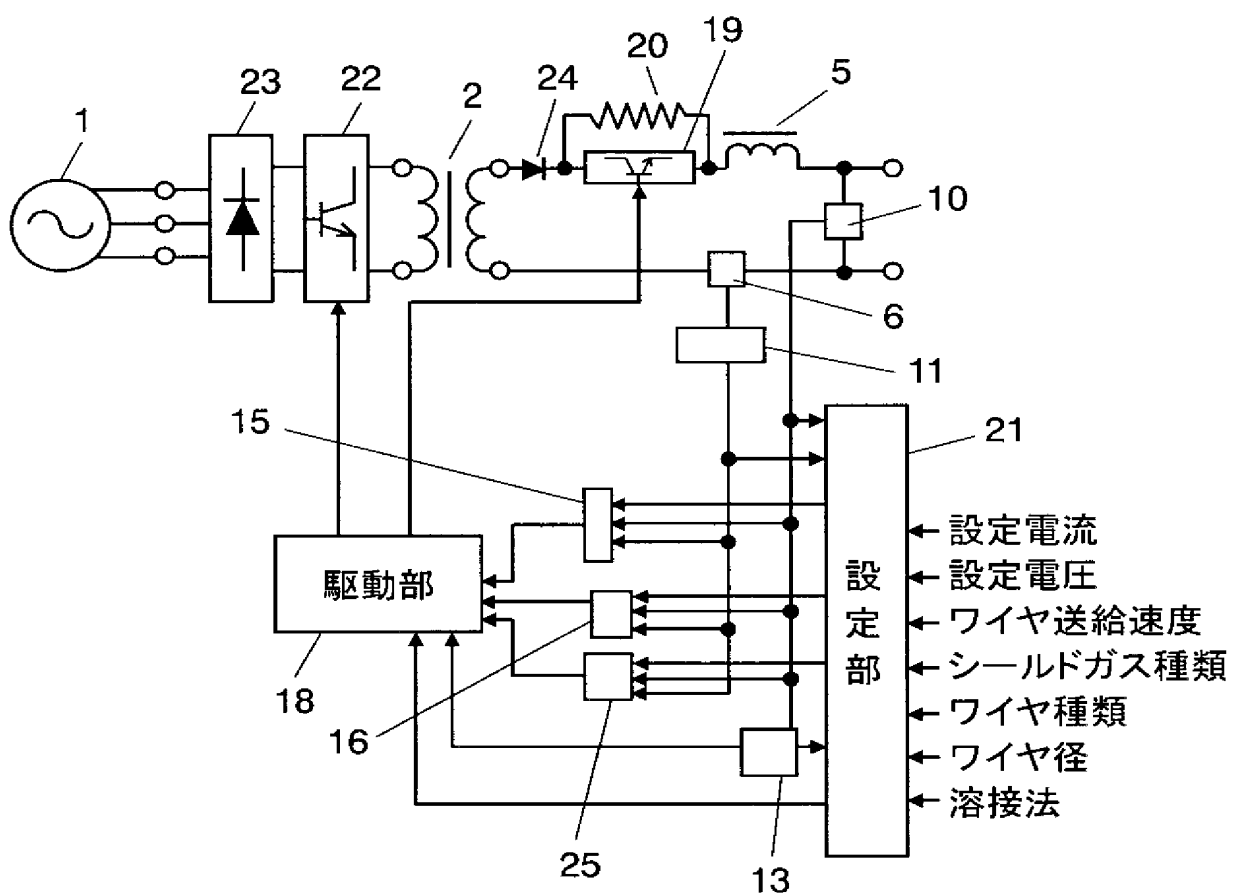
力のうち少なくとも1つを入力として短絡期間中の出力制御を行うディップ波形回路部と、

前記溶接電流値検出部の出力と前記溶接電圧値検出部の出力と前記設定部の出力のうち少なくとも1つを入力として短絡開放直前にワイヤ先端部がくびれるタイミングを検出して溶接電流を急峻に低減する2次側制御部と、

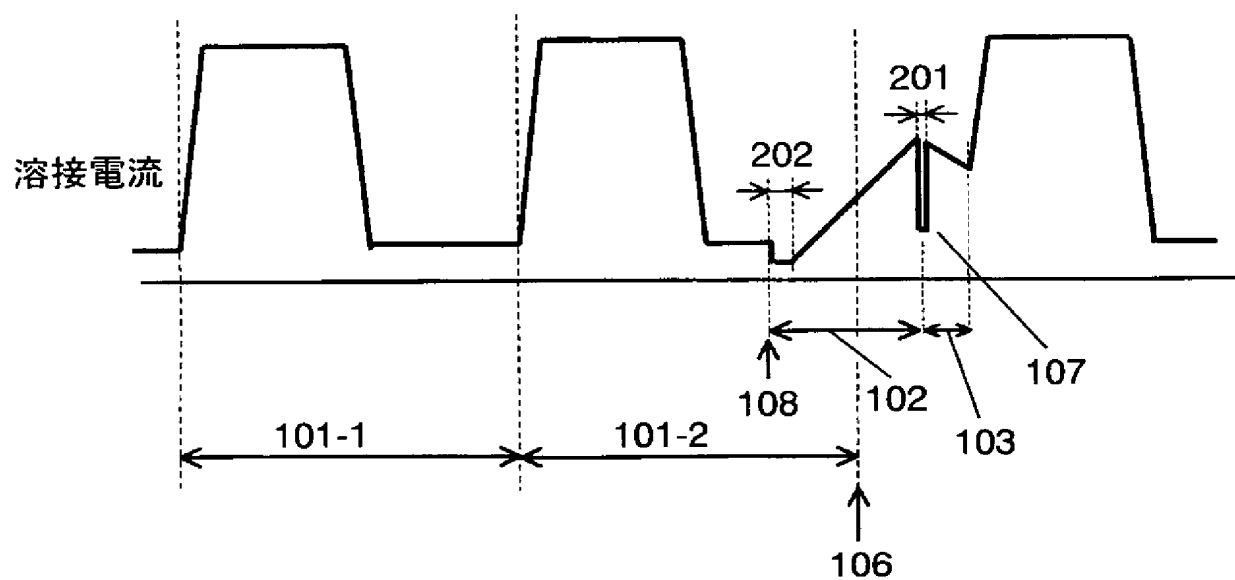
前記パルス波形回路部の出力と前記ディップ波形回路部の出力と前記2次側制御部の出力を前記設定部からの信号と前記アーク短絡判定部の出力に基づいて選択して前記スイッチング素子に出力する駆動部とを備えたパルスアーク溶接装置。

- [8] 上記2次側制御部は、短絡開放直前にワイヤ先端部がくびれるタイミングを検出して溶接電流を低減した後に短絡開放が開放されると溶接電流を増加させる請求項7記載のパルスアーク溶接装置。
- [9] 上記2次側制御部は、上記アーク短絡判定部からの信号に基づいて短絡発生時に溶接電流を急峻に低減する請求項7または8記載のパルスアーク溶接装置。
- [10] 上記設定部は、上記アーク短絡判定部の信号に基づいて短絡発生からの経過時間を計時し、前記経過時間に基づいて短絡中の電流波形の傾きを調整する請求項7または8に記載のパルスアーク溶接装置。
- [11] 上記設定部は、短絡発生からの経過時間が長いほど短絡中の電流波形の傾きを大きくする請求項10記載のパルスアーク溶接装置。
- [12] 上記設定部は、上記溶接電圧値検出部が検出する溶接出力電圧に基づいて短絡中の電流波形の傾きを変更する請求項7または8に記載のパルスアーク溶接装置。
- [13] 上記設定部により溶接電流を急峻に低減する際の溶接電流の下限值を設定する請求項7または8に記載のパルスアーク溶接装置。

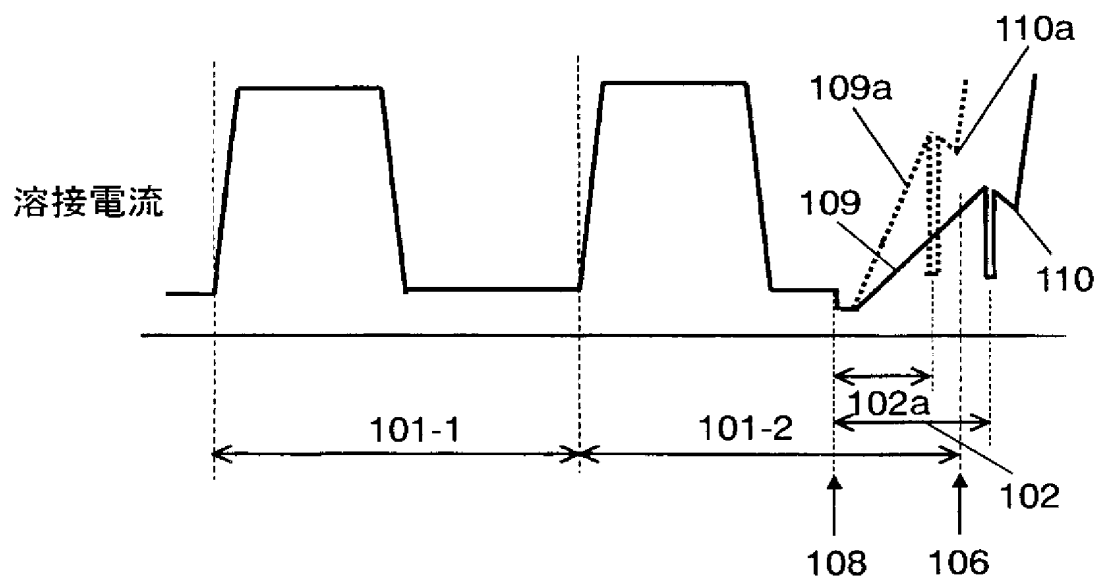
[図1]



[図2]



[図3]



[図4]

